

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開平 8 - 2 8 9 5 5 3
(43) 公開日 平成 8 年 (1996) 11 月 1 日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 2 M	7/21	8726 - 5 H	H 0 2 M	7/21	Z
	3/28			3/28	E

審査請求 未請求 請求項の数 1 4 F D

(全 1 2 頁)

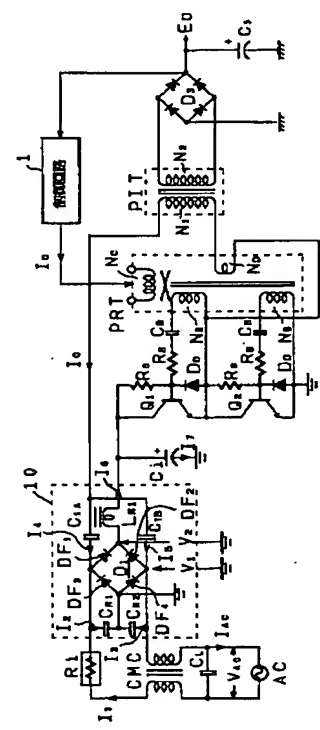
(21) 出願番号	特願平 7 - 114131	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川 6 丁目 7 番 35 号
(22) 出願日	平成 7 年 (1995) 4 月 17 日	(72) 発明者	安村 昌之 東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内
		(74) 代理人	弁理士 脇 篤夫 (外 1 名)

(54) 【発明の名称】 電流共振形スイッチング電源回路

(57) 【要約】

【目的】 力率改善がなされた電源回路のコストの削減及び小形／軽量化を促進する。

【構成】 ACラインにコモンモードチョークコイル C_{MC}とアクロスコンデンサ C_L のノイズフィルタを設けた上で、交流入力ラインとアース間に挿入される 2 つのコンデンサ C_{N1}、C_{N2}と、整流出力ラインに挿入される低インダクタンスである小型のリードインダクタ L_{N1}とを備え、分割直列共振コンデンサ C_{1A}、C_{1B}を介して整流電流経路にスイッチング出力を帰還するようにして力率改善を行い、部品の省略、小型化、基板上のレイアウトの自由度の向上を図る。



【特許請求の範囲】

【請求項 1】 商用電源ラインに流入するノイズ成分を除去するノイズ除去手段と、
商用電源を整流する整流手段と、
該ブリッジ整流回路の出力を平滑する平滑手段と、
該平滑手段より供給される電圧を断続するスイッチング手段と、
該スイッチング手段によって断続されたスイッチング出力が一次巻線に供給するようにされた絶縁トランスと、
上記絶縁トランスの一次巻線のインダクタンスと直列共振回路を形成する直列共振コンデンサと、
を備えて上記絶縁トランスの二次側から直流出力を得るようにされた電流共振形スイッチング電源回路において、
上記直列共振コンデンサは、その静電容量を分割するようにして 2 つ設けられて上記整流手段の交流入力ラインの両極にそれぞれ接続されると共に、
上記交流入力ラインの両極と一次側アース間のそれぞれに対して挿入される 2 つのコンデンサと、
上記整流手段の整流出力と上記平滑手段の間に挿入される低インダクタンスのインダクタと、
を備えて構成されていることを特徴とする電流共振形スイッチング電源回路。

【請求項 2】 上記整流手段は、高速リカバリ型整流素子によって形成されていることを特徴とする請求項 1 に記載の電流共振形スイッチング電源回路。

【請求項 3】 上記整流手段は、低速リカバリ型整流素子によって形成されていることを特徴とする請求項 1 に記載の電流共振形スイッチング電源回路。

【請求項 4】 上記インダクタは、ビーズ型のコアに対してリード線が挿入されて形成されていることを特徴とする請求項 1 又は請求項 2 又は請求項 3 に記載の電流共振形スイッチング電源回路。

【請求項 5】 上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、上記スイッチング手段のスイッチング周波数を可変することにより定電圧制御を行うように構成されていることを特徴とする請求項 1 乃至請求項 4 の何れかに記載の電流共振形スイッチング電源回路。

【請求項 6】 上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、上記絶縁トランスの磁束を可変して定電圧制御を行うように構成されていることを特徴とする請求項 1 乃至請求項 4 の何れかに記載の電流共振形スイッチング電源回路。

【請求項 7】 上記スイッチング手段は他励式による電流共振形コンバータとされ、上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、スイッチング駆動信号を可変させることにより定電圧制御を行うように構成されていることを特徴とする請求項 1 乃至請求項 4 の何れかに記載の電流共振形スイッチング電源回路。

【請求項 8】 商用電源ラインに流入するノイズ成分を除去するノイズ除去手段と、
商用電源を整流する整流手段と、
該ブリッジ整流回路の出力を平滑する平滑手段と、
該平滑手段より供給される電圧を断続するスイッチング手段と、
該スイッチング手段によって断続されたスイッチング出力が一次巻線に供給するようにされた絶縁トランスと、
上記絶縁トランスの一次巻線のインダクタンスと直列共振回路を形成する直列共振コンデンサと、
を備えて上記絶縁トランスの二次側から直流出力を得るようにされた電流共振形スイッチング電源回路において、
上記スイッチング手段のスイッチング出力が供給されるチョークコイルと、
該チョークコイルと他の直列共振回路を形成すると共に、
上記整流手段の交流入力ラインの両極にそれぞれ接続される 2 つの共振コンデンサと、
上記交流入力ラインの両極と一次側アース間のそれぞれに対して挿入される 2 つのコンデンサと、
上記整流手段の整流出力と上記平滑手段の間に挿入される低インダクタンスのインダクタと、
を備えて構成されていることを特徴とする電流共振形スイッチング電源回路。

【請求項 9】 上記整流手段は、高速リカバリ型整流素子によって形成されていることを特徴とする請求項 8 に記載の電流共振形スイッチング電源回路。

【請求項 10】 上記整流手段は、低速リカバリ型整流素子によって形成されていることを特徴とする請求項 8 に記載の電流共振形スイッチング電源回路。

【請求項 11】 上記インダクタは、ビーズ型のコアに対してリード線が挿入されて形成されていることを特徴とする請求項 8 又は請求項 9 又は請求項 10 に記載の電流共振形スイッチング電源回路。

【請求項 12】 上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、上記スイッチング手段のスイッチング周波数を可変することにより定電圧制御を行うように構成されていることを特徴とする請求項 8 乃至請求項 11 の何れかに記載の電流共振形スイッチング電源回路。

【請求項 13】 上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、上記絶縁トランスの磁束を可変して定電圧制御を行うように構成されていることを特徴とする請求項 8 乃至請求項 11 の何れかに記載の電流共振形スイッチング電源回路。

【請求項 14】 上記スイッチング手段は他励式による電流共振形コンバータとされ、上記絶縁トランスの二次側で得られる直流出力電圧に基づいて、スイッチング駆動信号を可変させることにより定電圧制御を行うように構成されていることを特徴とする請求項 8 乃至請求項 11

1 の何れかに記載の電流共振形スイッチング電源回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば力率改善が図られている電流共振形のスイッチング電源回路に関するものである。

【0002】

【従来の技術】近年、高周波の比較的大きい電流及び電圧に耐えることができるスイッチング素子の開発によって、商用電源を整流して所望の直流電圧を得る電源装置としては、大部分がスイッチング方式の電源装置になっている。スイッチング電源はスイッチング周波数を高くすることによりトランスその他のデバイスを小型にすると共に、大電力のDC-DCコンバータとして各種の電子機器の電源として使用される。

【0003】ところで、一般に商用電源を整流すると平滑回路に流れる電流は歪み波形になるため、電源の利用効率を示す力率が損なわれるという問題が生じる。また、歪み電流波形となることによって発生する高調波を抑圧するための対策が必要とされている。

【0004】そこで、力率改善がなされたスイッチング電源回路の1つとして、図7の回路図に示すようなスイッチング電源回路が、先に本出願人により提案されている。この電源回路は、ハーフブリッジによる自励式の電流共振形コンバータとされている。

【0005】この図に示すスイッチング電源回路においては、商用交流電源ACに対してコモンモードのノイズを除去するノイズフィルタとしてコモンモードチョークコイルCMCとアクロスコンデンサC_Lが設けられている。また、ACラインには突入電流制限抵抗R_iを挿入して、電源オン時に生じる突入電流を抑制するようにしている。この場合には、ACラインに対してフィルタチョークコイルL_Nが直列に挿入されると共に、フィルタコンデンサC_Nが並列に挿入されており、これらの素子によってノーマルモードのLCローパスフィルタを形成している。

【0006】ブリッジ整流回路D₁は商用交流電源ACを全波整流する。このブリッジ整流回路D₁は、後述するようにして整流電流の経路に流れるスイッチング周期の高周波電流に対応するため、図のように4本の高速リカバリ型ダイオードDF₁～DF₄によって形成される。その整流出力は平滑コンデンサC_iの正極と接続されて平滑コンデンサC_iに充電されることになる。

【0007】また、ブリッジ整流回路D₁の正極側の2本の高速リカバリ型ダイオードDF₁及びDF₂の各両端に対しては、例えばフィルムコンデンサからなる並列共振コンデンサC_{2A}、C_{2B}が並列に設けられてそれぞれ並列回路を形成している。さらにこの場合、後述する絶縁トランスPRTの一次巻線N₁と直列接続されて直列共振回路を形成する直列共振コンデンサは、その静電容

量を等分するように分割した2つの分割直列共振コンデンサC_{1A}、C_{1B}とされ、それぞれ一次巻線N₁とブリッジ整流回路D₁の入力段である交流入力ラインとの間に挿入される。即ち、分割直列共振コンデンサC_{1A}、C_{1B}の一端は共に一次巻線N₁の端部と接続されると共に、分割直列共振コンデンサC_{1A}の他端は高速リカバリ型ダイオードDF₃（カソード）とDF₁（アノード）との接点に接続され、分割直列共振コンデンサC_{1B}の他端は高速リカバリ型ダイオードDF₄（カソード）とDF₂（アノード）との接点に接続される。なお、分割直列共振コンデンサC_{1A}、C_{1B}には例えばフィルムコンデンサが用いられる。

【0008】そして、上述のようにして設けられる各素子によって、図に破線で囲むように力率改善回路11が形成される。なお、その力率改善動作については後述する。

【0009】この電源回路のスイッチングコンバータは、図のようにハーフブリッジ結合された2つのスイッチング素子Q₁、Q₂が備えられ、平滑コンデンサC_iの正極側の接続点と一次側アース間に対してそれぞれのコレクタ、エミッタを介して接続されている。このスイッチング素子Q₁、Q₂の各コレクターベース間には、それぞれ起動抵抗R_S、R_Sが挿入され、抵抗R_B、R_Bによりスイッチング素子Q₁、Q₂のベース電流（ドライブ電流）を調整する。また、スイッチング素子Q₁、Q₂の各ベース-エミッタ間にはそれぞれダンパダイオードD_D、D_Dが挿入される。そして、共振用コンデンサC_B、C_Bは次に説明するドライブトランスPRTの駆動巻線N_B、N_Bと共に、自励共振用の直列共振回路を形成している。

【0010】ドライブトランスPRT（Power Regulating Transformer）はスイッチング素子Q₁、Q₂のスイッチング周波数を可変制御するもので、この図の場合には駆動巻線N_B、N_B及び共振電流検出巻線N_Dが巻回され、更にこれらの各巻線に対して制御巻線N_Cが直交する方向に巻回された直交型の可飽和リアクトルとされている。このドライブトランスPRTのスイッチング素子Q₁側の駆動巻線N_Bの一端は共振用コンデンサC_Bを介して抵抗R_Bに、他端はスイッチング素子Q₁のエミッタに接続される。また、スイッチング素子Q₂側の駆動巻線N_Bの一端はアースに接地されると共に、他端は共振用コンデンサC_Bを介して抵抗R_Bと接続されてスイッチング素子Q₁側の駆動巻線N_Bと逆の極性の電圧が出力されるようになされている。

【0011】絶縁トランスPIT（Power Isolation Transformer）はスイッチング素子Q₁、Q₂のスイッチング出力を二次側に伝送する。この絶縁トランスPITの一次巻線N₁の一端は、共振電流検出巻線N_Dを介してスイッチング素子Q₁のエミッタとスイッチング素子Q₂のコレクタの接点（即ちスイッチング出力点）に接続

されることで、スイッチング出力が得られるようにされる。この一次巻線 N_1 の他端は、前述の分割された直列共振コンデンサ C_{1A} 及び C_{1B} に分岐して接続される。これにより、分割直列共振コンデンサ C_{1A} 、 C_{1B} を介して一次巻線 N_1 に供給されるスイッチング出力を整流ラインに帰還するようにしている。そして、上記分割直列共振コンデンサ(C_{1A} 、 C_{1B})を総計したキャパシタンス及び一次巻線 N_1 を含む絶縁トランスPITのインダクタンス成分により、スイッチング電源回路を電流共振形とするための共振回路を形成している。このスイッチング電源回路の場合、絶縁トランスPITの二次側では一次巻線 N_1 により二次巻線 N_2 に誘起される誘起電圧が、ブリッジ整流回路 D_3 及び平滑コンデンサ C_3 により直流電圧に変換されて出力電圧 E 。とされる。

【0012】制御回路1は、例えば二次側の直流電圧出力 E 。と基準電圧を比較してその誤差に応じた直流電流を、制御電流 I_c としてドライブトランスPRTの制御巻線 N_c に供給する誤差増幅器である。

【0013】上記構成のスイッチング電源のスイッチング動作としては、先ず商用交流電源が投入されると、例えば起動抵抗 R_s 、 R_s を介してスイッチング素子 Q_1 、 Q_2 のベースにベース電流が供給されることになるが、例えばスイッチング素子 Q_1 が先にオンとなったとすれば、スイッチング素子 Q_2 はオフとなるように制御される。そしてスイッチング素子 Q_1 の出力として、共振電流検出巻線 N_D から一次巻線 N_1 を介して分割直列共振コンデンサ C_{1A} 、 C_{1B} に分岐して共振電流が流れるが、この共振電流が0となる近傍でスイッチング素子 Q_2 がオン、スイッチング素子 Q_1 がオフとなるように制御される。そして、スイッチング素子 Q_2 を介して先とは逆方向の共振電流が流れる。以降、スイッチング素子 Q_1 、 Q_2 が交互にオンとなる自励式のスイッチング動作が開始される。このように、平滑コンデンサ C_i の端子電圧を動作電源としてスイッチング素子 Q_1 、 Q_2 が交互に開閉を繰り返すことによって、絶縁トランスの一次側巻線 N_1 に共振電流波形に近いドライブ電流を供給し、二次側の巻線 N_2 に交番出力を得る。

【0014】また、二次側の直流出力電圧 E 。が低下した時は制御回路1によって制御巻線 N_c に流れる電流が制御され、スイッチング周波数が低くなるよう(共振周波数に近くなるように)に制御され、一次巻線 N_1 に流すドライブ電流が増加するように制御して、定電圧化を図っている(スイッチング周波数制御方式)。

【0015】そして、力率改善動作は次のようになる。この図の力率改善回路11の構成によると、絶縁トランスPITの一次巻線に流れる直列共振電流は分割直列共振コンデンサ C_{1A} 及び C_{1B} で分岐され、直列共振コンデンサ C_{1A} を介した電流は高速リカバリ型ダイオード DF_1 と並列共振コンデンサ C_{2A} の並列回路を介して平滑コンデンサ C_i に流れ、分割直列共振コンデンサ C_{1B} を介

した電流は高速リカバリ型ダイオード DF_1 と並列共振コンデンサ C_{2B} の並列回路を介して平滑コンデンサ C_i に流れるようにされる。これによって、全波整流電圧にはスイッチング電圧が重畳された状態で平滑用コンデンサ C_i に充電されることになるが、このスイッチング電圧の重畳分によって、平滑コンデンサ C_i の端子電圧をスイッチング周期で引き下げることになる。すると、ブリッジ整流回路 D_1 の整流電圧レベルよりコンデンサ C_i の端子電圧が低下している期間に充電電流が流れるようになり、平均的な交流入力電流がAC電圧波形に近づくことによって力率改善が図られることになる。なお、コモンモードチョークコイルCMCとアクロスコンデンサ C_L からなるノイズフィルタと、フィルタチョークコイル L_N 及びフィルタコンデンサ C_N からなるノーマルモードのローパスフィルタの作用により、商用交流電源ACにはスイッチング周期の高周波成分は流入しないことになる。

【0016】例えば具体的には、交流入力電圧 $V_{AC}=100V$ (50Hz)、負荷電力 $P_o=120W$ 時の条件において力率を0.80程度に改善しようとすれば、分割直列共振コンデンサ $C_{1A}=C_{1B}=0.01\mu F$ とされ、並列共振コンデンサ $C_{2A}=C_{2B}=0.047\mu F/200V$ 、フィルタコンデンサ $C_N=1\mu F/200V$ 、フィルタチョークコイル $L_N=220\mu H$ となるようにされる。

【0017】ここで、上記図7の回路において実際に用いられるフィルタチョークコイル L_N を図8に示す。フィルタチョークコイル L_N は、例えばこの図のようにドラム型のフェライトコアDに対してボビンを介さず直接に単線を巻装して構成され、例えば、0.4mmφのポリウレタン銅線を50T巻装して、上記220μHのインダクタンスを得るようにしている。

【0018】

【発明が解決しようとする課題】ところで、機器のサイズやコストなどの観点によれば、スイッチング電源回路においてもできるだけ部品点数を削減したり小型や安価な部品を使用するなどして、小型・軽量化及び低コストを化を図ることが好ましい。例えば、上記図7に示したスイッチング電源回路の場合、ノーマルモードのLCローパスフィルタを形成している開磁路のフィルタチョークコイル L_N にはスイッチング周期の高周波電流が常時流れているために、これによる高周波の漏洩磁束がコモンモードチョークコイルCMCに結合するとそれだけ商用交流電源に高周波が漏洩して電源妨害レベルが悪化する。このため、実装基板上においてはフィルタチョークコイル L_N とコモンモードチョークコイルCMCの距離を離して実装する必要がある、これが基板サイズの小型化の促進を妨げる要因ともなっている。また、高速リカバリ型ダイオード DF_1 、 DF_2 に対して並列に設けられる並列コンデンサ C_{2A} 、 C_{2B} も、それなりの耐圧を考

慮して選定する必要があるため比較的大型化する。

【0019】

【課題を解決するための手段】そこで本発明は上記した問題点を考慮して、電流共振形のスイッチング電源回路において、商用電源ラインに流入するノイズ成分を除去するノイズ除去回路を設けたうえで、直列共振コンデンサをその静電容量を分割するようにして2つ設け、整流回路の交流入力ラインの両極にそれぞれ接続すると共に、交流入力ラインの両極と一次側アース間のそれぞれに対して挿入する2つのコンデンサと、整流回路の整流出力と平滑コンデンサの間に挿入される低インダクタンスのインダクタと、を備えて構成することとした。

【0020】

【作用】上記構成によれば、電流共振形のスイッチング電源回路において、ACラインにノイズ除去回路を設けたうえで、それぞれ整流回路の交流入力ラインの両極に接続される2分割した直列共振コンデンサと、交流ラインの両極と一次側アース間にそれぞれ挿入される2つのコンデンサ及び整流回路の出力と平滑コンデンサの間に挿入される低インダクタンスによる小型のインダクタを備え、スイッチング出力が整流経路に重畳されるようにして力率改善を図ることとなるが、この場合、高速リカバリ型ダイオードに並列接続した2つの並列共振コンデンサを省略することが可能となる。また、開磁路型のチョークコイルが低インダクタンスのリードインダクタとなったことで、コモンモードチョークコイルへの高周波漏洩磁束の結合度が大幅に減少する。

【0021】

【実施例】図1は本発明によるスイッチング電源回路の一実施例を示すものであり、この場合には、ハーフブリッジ結合による自励式の電流共振形コンバータとされていることから、図7と同一部分は同一符号を付してスイッチング動作及び定電圧制御などについては説明を省略する。この実施例のスイッチング電源回路の力率改善回路10においては、高速リカバリ型ダイオードDF₁～DF₄により形成されるブリッジ整流回路D₁が設けられる。また、分割直列共振コンデンサC_{1A}、C_{1B}は、それぞれ絶縁トランスPITの一次巻線N₁と直列共振回路を形成するのに必要なキャパシタンスを2分割するように設けられ、これら分割直列共振コンデンサC_{1A}、C_{1B}の一端は共通に一次巻線N₁と接続される。そして、分割直列共振コンデンサC_{1A}側の他端は、ブリッジ整流回路の入力段である交流入力ラインの正極側、即ち高速リカバリ型ダイオードDF₃とDF₁の接続点と接続され、分割直列共振コンデンサC_{1B}の他端は、交流入力ラインの負極側の高速リカバリ型ダイオードDF₄とDF₂の接続点と接続されている。また、交流入力ラインの正極側と一次側アース間に対して、即ちブリッジ整流回路D₁の高速リカバリ型ダイオードDF₃に対して並列になるよう並列コンデンサC_{N1}が挿入され、高速リカバ

リ型ダイオードDF₄に対して並列となる交流ラインの負極側と一次側アース間には、並列コンデンサC_{N2}が挿入される。これら並列コンデンサC_{N1}、C_{N2}には例えばフィルムコンデンサが用いられる。

【0022】さらに、ブリッジ整流回路D₁の正極出力端子と平滑コンデンサC_iの間にはリードインダクタL_{N1}が挿入される。このリードインダクタL_{N1}は、図7に示した力率改善回路11におけるフィルタチョークコイルL_Nを低インダクタンス化したものに相当し、例えば、前述のようにフィルタチョークコイルL_Nが200μHとされていたのに対して、リードインダクタL_{N1}は3.3μHの低インダクタンス値を有するようにされる。そして、その構造としては、例えば図6の斜視図に示すように、フェライトビーズによる小型の略立方体形状のコアC_rに対してU字形のリード線R_dを貫通させるようにして挿入したものと形成され、そのサイズは図8に示したフィルタチョークコイルL_Nよりも、更に小型なものとする。

【0023】このような力率改善回路10の場合、絶縁トランスPRTの一次巻線N₁に共振電流検出巻線N_Dを介して供給されたスイッチング出力は、分割直列共振コンデンサC_{1A}、C_{1B}の静電容量結合を介して整流経路のラインにスイッチング出力を帰還するようにされることになる。

【0024】図2は、上記のようにして構成されるスイッチング電源回路の各部の動作を商用電源周期により示す波形図とされる。例えば、図2(a)に示すように交流入力電圧V_{ac}が供給されている場合、本実施例では、図7の力率改善回路11に示されるようなフィルタチョークコイルL_NとフィルタコンデンサC_NによるLCローパスフィルタの構成が省略されたことから、ブリッジ整流回路D₁に流入する交流ライン電流I₁としては、交流入力電圧V_{ac}の絶対値が平滑コンデンサC_iの両端電圧E_iよりも高いとされるτ期間において、アクロスコンデンサC_Lにスイッチング周期の高周波成分が流れることにより、図2(d)に示す波形となる。ただし、この高周波成分はコモンモードチョークコイルCMCでキャンセルされるため交流電源ACに流れる交流入力電流I_{ac}(図2(i))には、高周波成分は含まれない。即ち、図7の回路では通常スイッチング電源回路に搭載されるコモンモードチョークコイルCMCとアクロスコンデンサC_Lによるノイズフィルタと、主として整流ラインに帰還されるスイッチング周期の高周波成分を抑制するために設けたLCローパスフィルタの両者によって電源妨害を抑制するようにしていたが、実際にはノイズ対策として過剰であり、本実施例のようにコモンモードチョークコイルCMCとアクロスコンデンサC_Lによるノイズフィルタのみによって十分にACラインに流入するスイッチング周期の高周波成分までも抑制することが可能であり、電源妨害に対応できるものである。

【0025】また、直列共振電流 I_0 。(動作波形は図示しない)は、分割直列共振コンデンサ C_{1A} 、 C_{1B} を介して分岐してそれぞれ図2(f)に示す電流 I_4 、 I_5 として流れる。そして、交流ライン電流 I_1 が流れる τ 期間では、上記電流 I_4 は高速リカバリ型ダイオード DF_1 及び並列コンデンサ C_{N1} に分流して、電流 I_5 は高速リカバリ型ダイオード DF_2 及び並列コンデンサ C_{N2} に分流することになり、一方、 τ 期間以外の期間では電流 I_4 、 I_5 はそれぞれ並列コンデンサ C_{N1} 、 C_{N2} に流れる。このことから、並列コンデンサ C_{N1} 、 C_{N2} から一次側アースに流入する電流 I_2 、 I_3 は、図2(e)に示すようにスイッチング周期の高周波が重畳された波形となる。また、交流ライン電圧(ここでは高速リカバリ型ダイオード DF_4 と DF_2 の接続点とアース間の電位) V_1 は図2(b)に示すように交流電圧波形に対して高周波が重畳された波形とされ、整流出力電圧 V_2 は図2(c)に示すように τ 期間において図の波形となるような高周波電圧が重畳されたものとなる。

【0026】そして、 τ 期間における初めと終りの期間では並列コンデンサ C_{N1} 、 C_{N2} の静電容量とリードインダクタ L_{N1} のインダクタンスにより、整流電流経路において比較的小レベルの共振が生じることから、リードインダクタ L_{N1} に流れる電流 I_6 は図2(g)に示す波形によって τ 期間のみ高周波が重畳された電流が流れ、また、図2(d)の交流ライン電流 I_1 は略凸字状の波形となる。そして、平滑コンデンサ C_i の充放電電流 I_7 についても、図2(h)に τ 期間のプラス側で略凸字状の波形となるようにして高周波電流が流れる。これに対応して、交流入力電流 I_{Ac} は図2(i)に示すように、 τ 期間の初めと終りの期間で突起状に電流が流れることになり、これによって交流入力電流の平均が交流入力電圧波形に近付くこととなって、実際には力率改善が図られる程度に導通角が拡大されることになる。なお、このような動作波形となることにより、交流入力電流としては電源周期における9次～15次の好調波電流のレベルが高くなることから、例えば、実際には電源好調波電流規制値のクラスA、B、Cの規制値をクリアするスイッチング電源回路が得られることとなる。

【0027】例えば具体的に、図1に示す本実施例のスイッチング電源回路において、交流入力電圧 $V_{Ac}=100V$ (50Hz)、負荷電力 $P_o=120W$ 時の条件において、力率を0.80程度に改善するためには、分割直列共振コンデンサ $C_{1A}=C_{1B}=0.01\mu F$ とされて、並列コンデンサ $C_{N1}=C_{N2}=0.047\mu F/200V$ 、リードインダクタ $L_{N1}=3.3\mu H$ となるように各素子が選定される。

【0028】そこで、本実施例の力率改善回路10と先行例として図7に示した力率改善回路11とについて比較すると、先ず本実施例では2つの並列共振コンデンサ C_{2A} 、 C_{2B} ($0.047\mu F$)が削除されたことにな

る。これら並列共振コンデンサ C_{2A} 、 C_{2B} は、例えば交流入力電圧 $V_{Ac}=100V$ 系の場合には200V耐圧品を選定し、交流入力電圧 $V_{Ac}=200V$ 系の場合には400V耐圧品を選定する必要があるため比較的大型で高価であったため、それだけ基板サイズの小型化とコストの削減を図ることができる。また、図7の力率改善回路11においてはフィルタチョークコイル L_N は220 μH のインダクタンスを得るために図8にて説明したような構造とされて、同様に体積・重量が増加していたが、本実施例ではこのフィルタチョークコイル L_N が図6に示したような小型のリードインダクタ L_{N1} とされ、より小型・軽量かつ安価なものにかかわることとなった。さらに、本実施例のリードインダクタ L_{N1} は、前述のように開磁路型ではあるものの低インダクタンス(3.3 μH)とされていることから、リードインダクタ L_{N1} と共通モードチョークコイルCMCを比較的隣接してレイアウトしても高周波漏洩磁束の結合の問題が解消されて基板上の実装位置の自由度が増し、それだけ基板サイズを縮小することが可能になる。なお、本実施例の2つの並列コンデンサ C_{N1} 、 C_{N2} ($0.047\mu F/200V$)は、図7に示したフィルタコンデンサ $C_N=1\mu F/200V$ に置き換わるものとして、回路構成上とらえることができるが、この場合、並列コンデンサ C_{N1} 、 C_{N2} のキャパシタンスを総計したものがフィルタコンデンサ C_N のキャパシタンスとほぼ等しくなることから、部品サイズの点ではほぼ同等となる。このように本実施例のスイッチング電源回路は、図7に示したスイッチング電源回路と比較して小型・軽量化及び低コスト化が大幅に促進されることとなる。

【0029】ところで、これまでの説明による本実施例のスイッチング電源回路においては、ブリッジ整流回路 D_1 について図1に示すように高速リカバリ型ダイオード $DF_1\sim DF_4$ により形成していたが、これをすべて通常の安価な低速リカバリ型ダイオードによって形成してもよい。例えば、交流入力電力100W以下の場合に、ブリッジ整流回路 D_1 を低速リカバリ型ダイオードで形成した場合には電力損失(交流入力電力)は図7の回路と比較すると増加することになるが、高速リカバリ型ダイオードを採用する場合に比べてコストダウンを図ることができる。なお、ブリッジ整流回路 D_1 を高速リカバリ型ダイオード $DF_1\sim DF_4$ により形成している場合には、図7の回路とほぼ同等の交流入力電力特性となる。

【0030】次に、図3の回路図に本発明の他の実施例であるスイッチング電源回路の構成を示しており、図1と同一部分は同一符号を付して説明を省略する。この実施例の力率改善回路10は、先に図1の実施例に示した力率改善回路と同様の構成であり、リードインダクタ L_{N1} も図6にて説明したと同様の構造でよいものとされることから、先の実施例と同様の作用によって力率改善が

行われ、電源回路の小型／軽量化及び低コスト化が図られることになる。なお、この場合もブリッジ整流回路 D_1 を低速リカバリ型ダイオードによって形成してさらにコストダウンを図ることが可能である。

【0031】この場合、スイッチング素子 Q_1 、 Q_2 を自励発振させるドライブトランスCDT (Converter Drive Transformer)は制御巻線 N_c が設けられておらず、従って、スイッチング周波数は固定とされている。そして、絶縁トランスPRT (Power Regulating Transformer)が、一次及び二次巻線 N_1 、 N_2 に対して制御巻線 N_c が直交して設けられる直交型とされ、制御回路1が直流出力電圧 E_o に基づいて制御巻線 N_c に流す制御電流 I_c を可変して絶縁トランスPRTの漏洩磁束をコントロールし、直列共振回路に流れる共振電流を変化させて定電圧制御を行う、いわゆる直列共振周波数制御方式が採られている。

【0032】次に、図4の回路図に更に他の実施例のスイッチング電源回路の構成を示し、図1及び図2と同一部分は同一符号を付して説明を省略する。この図の実施例における電流共振形コンバータは、スイッチング素子 Q_{11} 、 Q_{12} に例えばMOS-FETを用いた、ハーフブリッジ接続による他励式とされる。この場合には、制御回路1が直流出力電圧 E_o に基づいて発振ドライブ回路2を制御し、発振ドライブ回路2からスイッチング素子 Q_{11} 、 Q_{12} の各ゲートに供給するスイッチング駆動電圧を変化させる（例えば駆動電圧のパルス幅可変制御を行う）ことで、定電圧制御を行うようにされる。なお、各スイッチング素子 Q_{11} 、 Q_{12} のドレインソース間に対して図に示す方向に接続される D_{CL} 、 D_{CL} は、スイッチング素子 Q_{11} 、 Q_{12} のオフ時に帰還される電流の経路を形成するダンパダイオードとされる。また、起動回路3は電源始動時に整流平滑ラインに得られる電圧あるいは電流を検出して、発振ドライブ回路2を起動させるために設けられており、この起動回路3には、絶縁トランスPITに設けられた三次巻線 N_3 と整流ダイオード D_4 により供給される低圧直流電圧が供給される。この実施例で用いられるような、電界効果型のスイッチング素子は電圧駆動であり自励発振が困難になるため、この図のように発振ドライブ回路2と起動回路3を設けることが好ましい。

【0033】この実施例においても、力率改善回路10の構成は先に図1に示したものと同様とされており、図1により説明したようにして力率改善が図られることになる。従って、例えばこの図のような他励式によるスイッチングコンバータの構成においても、図7に示したような力率改善回路11により力率改善を図る場合に比べ、電源回路の小型／軽量化及び低コスト化が促進される。また、ブリッジ整流回路 D_1 を低速リカバリ型として、先の各実施例と同様に低コスト化することができ

【0034】図5は更に他の実施例としてのスイッチング電源回路の構成を示す回路図であり、この場合にはハーフブリッジ接続による自励式のスイッチングコンバータとされ、定電圧制御方式としてはスイッチング周波数制御方式とされていることから図1と同一部分は同一符号を付して説明を省略する。

【0035】先ず、本実施例の場合には絶縁トランスPITの一次巻線 N_1 と1つの直列共振コンデンサ C_1 が直列接続されて、上記一次巻線 N_1 を含む絶縁トランスPITのインダクタンスと直列共振コンデンサ C_1 とによって、スイッチング電源回路を電流共振形とするための直列共振回路を形成している。なお、ここではこの直列共振回路を、後述する「第2の直列共振回路」と区別するため「第1の直列共振回路」ということにする。第1の直列共振回路は、直列共振コンデンサ C_1 側の端部が共振電流検出巻線 N_D を介してスイッチング素子 Q_1 、 Q_2 のエミッターコレクタの接点に対して接続され、一次巻線 N_1 側の端部が一次側アースに接地されることで、スイッチング出力が供給されるようになっている。

【0036】次に、この図に示す力率改善回路10Aにおいては、上記各実施例で説明したブリッジ整流回路 D_1 と交流入力ラインと一次側アース間に挿入される並列コンデンサ C_{N1} 、 C_{N2} およびブリッジ整流回路 D_1 の整流出力ラインに挿入されるリードインダクタ L_{N1} （図6に示したと同様の構造でよい）を備えた構成に対して、図のようにチョークコイルCHと例えばフィルムコンデンサよりなる2つの直列共振／結合コンデンサ C_{11A} 、 C_{11B} が設けられる。

【0037】この場合、チョークコイルCHの一端はスイッチング出力点に対して接続されると共に、他端は直列共振／結合コンデンサ C_{11A} 、 C_{11B} を介して交流入力ラインの両極に接続される。つまり、直列共振／結合コンデンサ C_{11A} 側は高速リカバリ型ダイオード DF_3 、 DF_1 の接続点と接続され、直列共振／結合コンデンサ C_{11B} 側は高速リカバリ型ダイオード DF_4 、 DF_2 の接続点と接続されている。このような接続形態によって、本実施例では直列共振／結合コンデンサ C_{11A} 、 C_{11B} の静電容量とチョークコイルCHの自己インダクタンス L_s により第2の直列共振回路を形成するようにされ、かつ、スイッチング出力はチョークコイルCHから、この第2の直列共振回路の直列共振／結合コンデンサ C_{11A} 、 C_{11B} の静電容量結合を介して整流電流経路に帰還するようにされる。

【0038】なお、第2の直列共振回路の共振周波数 $f_{o(A)}$ としては、第1の直列共振回路の共振周波数を f_o とすると、 $f_{o(A)} < f_o$ の関係が得られるように、上記自己インダクタンス L_s と直列共振／結合コンデンサ C_{1A} の静電容量が選定されている。

【0039】この場合の特徴として、力率改善は先の各

実施例にて説明したと同様の作用により行われるが、先の各実施例に示したスイッチング出力の帰還方法と比べ、本実施例では、第2の直列共振回路により電力帰還をするようにしたことで、第1の直列共振回路側に重畳される商用電源周期のリップル電圧成分が減少することになり、これによって、二次側の直流出力電圧に現れるリップル成分を減少させることができる。また、先の各実施例の場合には負荷電力120W程度の重負荷時で、かつ、交流入力電圧 $V_{ac}=100V$ 以下のような条件でのレギュレーション範囲の下限が狭くなることが分かっているが、本実施例のように第2の直列共振回路が設けられることによって、例えばレギュレーション範囲の下限を力率改善前と同程度にまで拡大することができる。なお、本実施例においても図1にて説明したようにブリッジ整流回路 D_1 を低速リカバリ型ダイオードにより形成してさらにコストダウンすることも可能である。

【0040】また、上記各実施例においてこれまで説明してきた本発明の力率改善方法は、電流共振形スイッチング電源回路としての自励共振形／他励共振形、スイッチング周波数制御方式（ドライボトランスを直交形のPRT（Power Regulating Transformer）とする）／直列共振周波数制御方式（絶縁トランスを直交形のPRTとする）、スイッチング素子のハーフブリッジ結合タイプ／フルブリッジ結合タイプ、更には倍電圧整流回路などの各種方式・タイプの組み合わせパターンにより構成される電源回路に対して適用が可能であって、上記各図に実施例として示した組み合わせのパターンに限定されるものでないことはいふまでもない。

【0041】

【発明の効果】以上説明したように本発明は、各種タイプの電流共振形のスイッチング電源回路において、ACラインにノイズ除去用の回路（コモンモードチョークコイル、アクロスコンデンサ）を設けた上で、交流入力ラインとアース間に挿入される2つのコンデンサと、整流出力ラインに挿入されるインダクタとを備え、2分割された直列共振コンデンサを介して整流電流経路にスイッチング出力を帰還するようにして力率改善を図ることが可能とされる。これにより、ブリッジ整流回路のダイオードと並列回路を形成するための並列共振コンデンサは削除され、インダクタも小型化されるために、コストの削減及び小形／軽量化が更に実現されるという効果を有

することとなった。また、この際インダクタが低インダクタンスとされることから、コモンモードチョークコイルとの高周波漏洩磁束の結合の問題が解消され、基板上のレイアウトの自由度が向上するため、更に小型化に有利になる。

【図面の簡単な説明】

【図1】本発明の一実施例としてのスイッチング電源回路の回路図である。

【図2】実施例におけるスイッチング電源回路の動作を示す波形図である。

【図3】他の実施例としてのスイッチング電源回路を示す回路図である。

【図4】さらに他の実施例としてのスイッチング電源回路を示す回路図である。

【図5】さらに他の実施例としてのスイッチング電源回路を示す回路図である。

【図6】実施例におけるリードインダクタの構造を示す斜視図である。

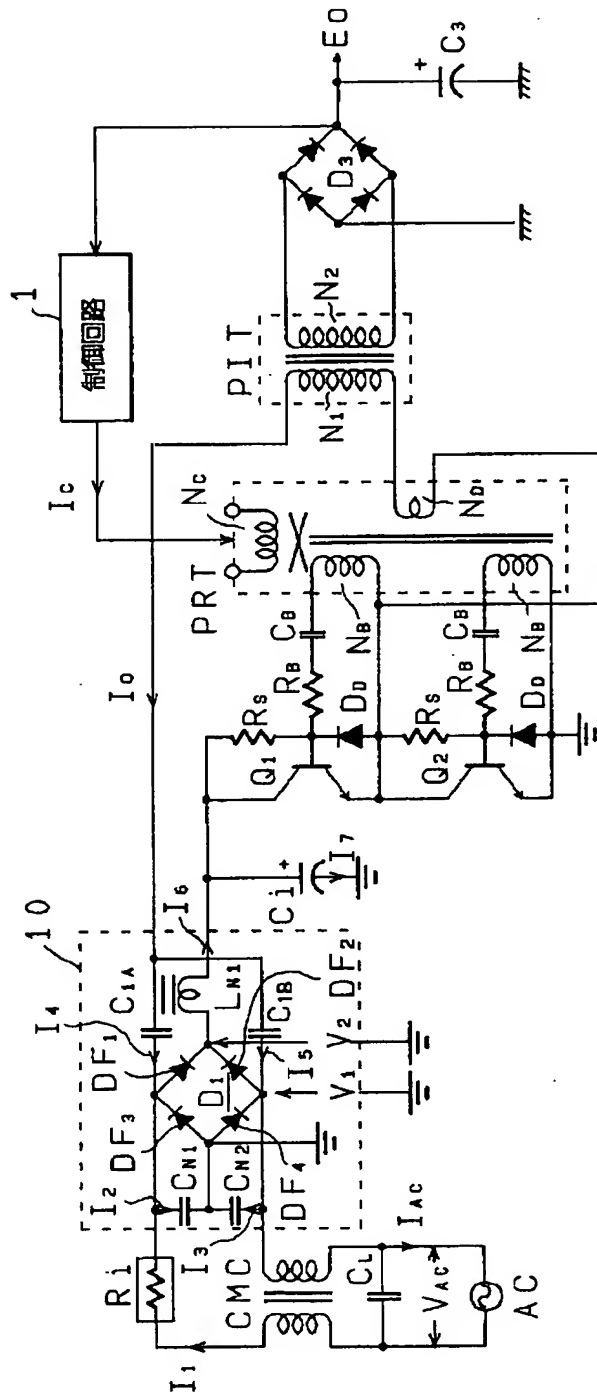
【図7】先行技術としてのスイッチング電源回路を示す回路図である。

【図8】フィルタチョークコイルの構造を示す斜視図である。

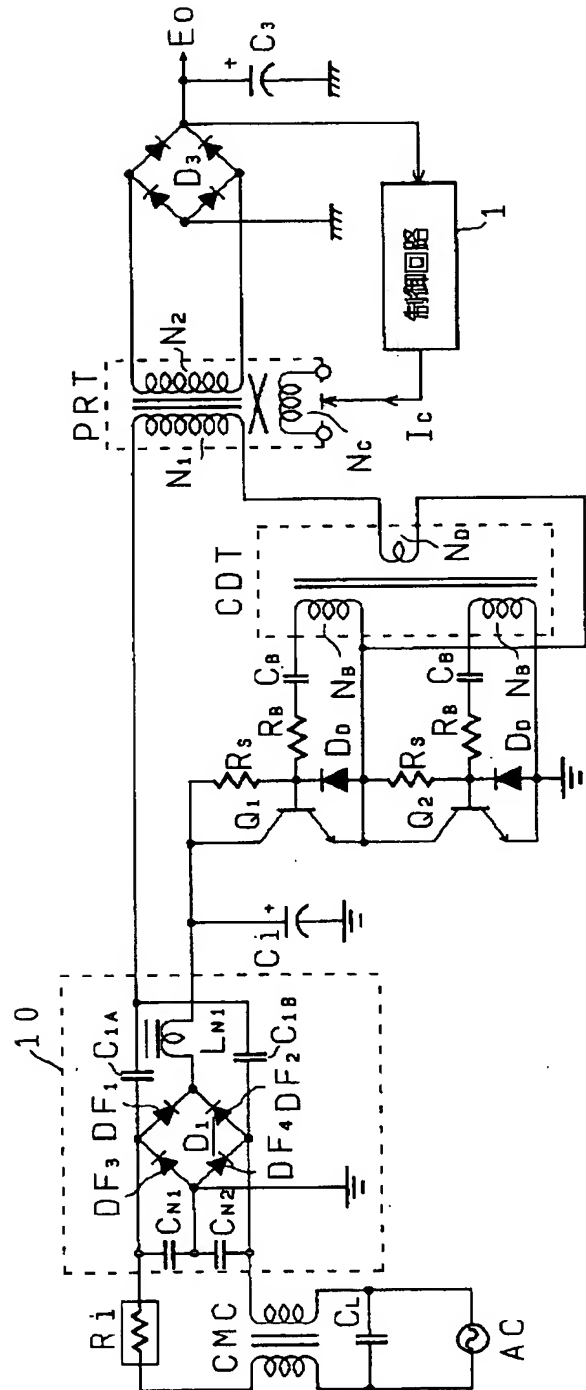
【符号の説明】

- 1 制御回路
- 2 発振ドライブ回路
- 3 起動回路
- 10、10A 力率改善回路
- L_{N1} リードインダクタ
- C_{N1} 、 C_{N2} 並列コンデンサ
- D_1 ブリッジ整流回路
- $DF_1 \sim DF_4$ 高速リカバリ型ダイオード
- PIT（PRT） 絶縁トランス
- CDT（PRT）ドライボトランス
- Q_1 、 Q_2 、 Q_{11} 、 Q_{12} スwitchング素子
- C_i 平滑コンデンサ
- C_{1A} 、 C_{1B} 分割直列共振コンデンサ
- N_1 一次巻線
- C_1 直列共振コンデンサ
- CH チョークコイル
- C_{11A} 、 C_{11B} 直列共振／結合コンデンサ

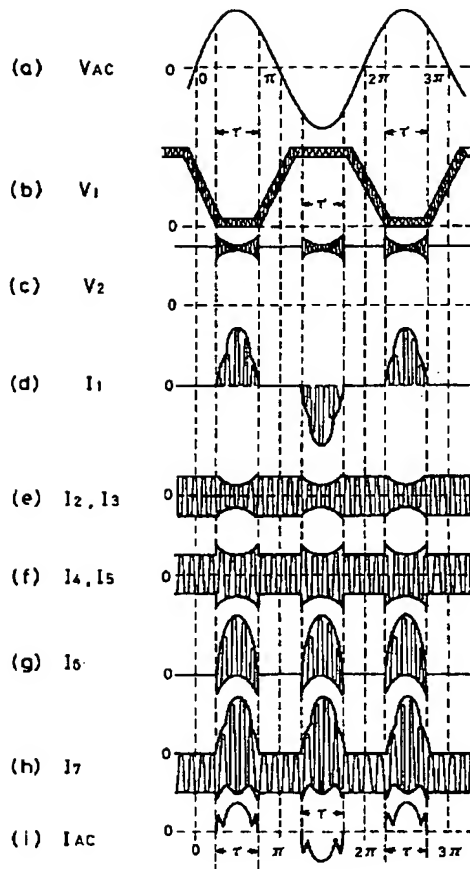
【図1】



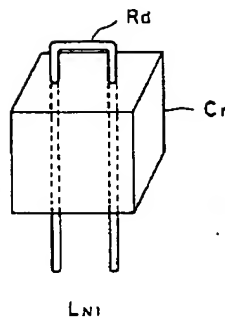
【図3】



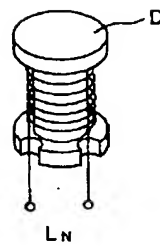
【図 2】



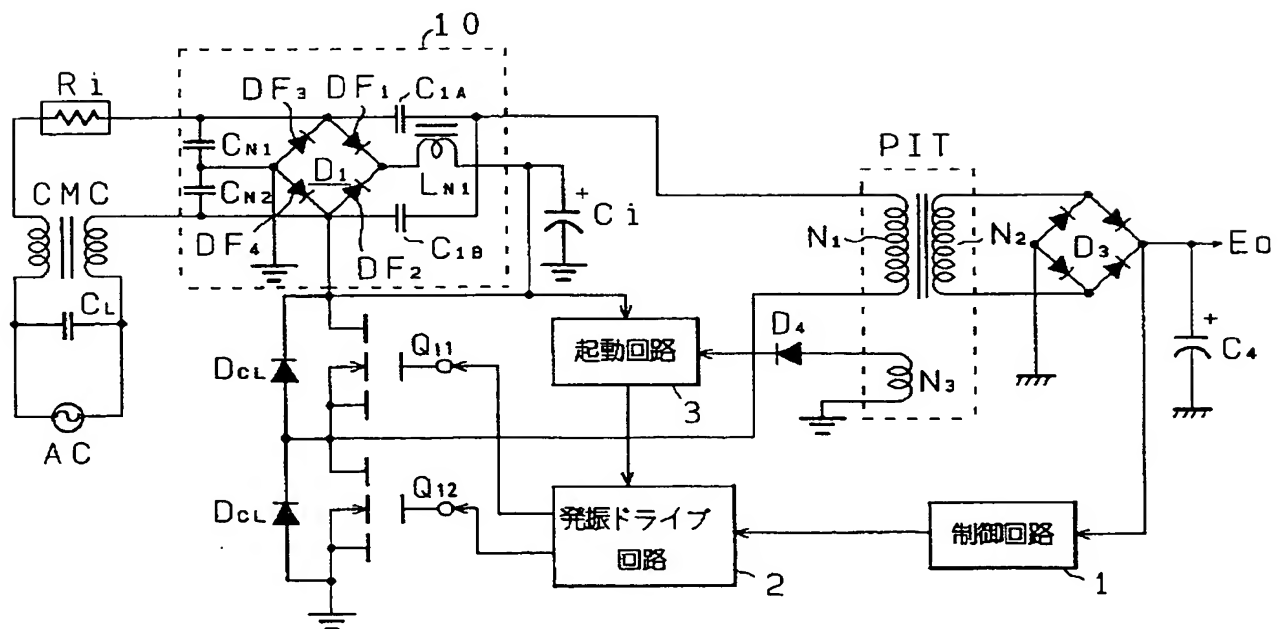
【図 6】



【図 8】



【図 4】



【図7】

